

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-031669

(43)Date of publication of application : 02.02.1999

(51)Int.Cl.

H01L 21/285

C23C 14/06

C23C 16/30

H01L 21/3205

(21)Application number : 09-184855

(71)Applicant : FUJITSU LTD

(22)Date of filing : 10.07.1997

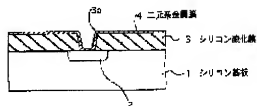
(72)Inventor : HANDA KUMIKO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

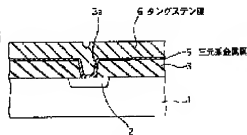
(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacturing method for a semiconductor device, in which a ternary-system metal film comprising sufficient barrier property can be formed of a comparatively low cost material.

SOLUTION: Ti is sputtered in an atmosphere which contains nitrogen, and a binary-system metal film 4 which is composed of TiN is formed on a silicon substrate 1. At this time, a film-forming condition is controlled, and the film density of the binary-system metal film 4 is set at 5.2 g/cm³ or lower. After that, a surface treatment (an annealing treatment), which is maintained at 100 to 600°C in a mixed gas of, e.g. H₂ and Si₂H₆ (disilane) is executed, Si is introduced into the binary-system metal film 4, and a ternary-system metal film 5 is formed.



(a)



(b)

特開平11-31669

(43) 公開日 平成11年(1999) 2月2日

(51) Int.Cl. [°]	識別記号	F 1	
H 0 1 L 21/285		H 0 1 L 21/285	C
			S
C 2 3 C 14/06		C 2 3 C 14/06	A
16/30		16/30	
H 0 1 L 21/3205		H 0 1 L 21/88	M
		審査請求 未請求 請求項の数 8	〇 L (全 8 頁)

(21) 出願番号 特願平9-184855

(22) 出願日 平成9年(1997) 7月10日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 半田 久美子

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

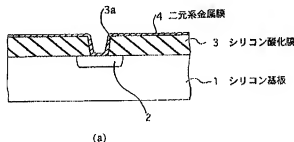
(74) 代理人 弁理士 岡本 啓三

(54) 【発明の名称】 半導体装置の製造方法

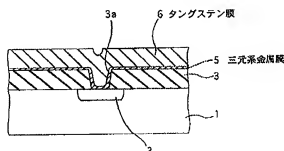
(57) 【要約】

【課題】 比較的安価な材料で十分なバリア性を有する三元系金属膜を形成できる半導体装置の製造方法を提供する。

【解決手段】 窒素を含む雰囲気中でTiをスパッタリングし、シリコン基板1上にTiNからなる二元系金属膜4を形成する。このとき、成膜条件を制御し、二元系金属膜4の膜密度を 5.2 g/cm^3 以下とする。その後、例えば H_2 と Si_2H_6 との混合ガス中で $100 \sim 600^\circ\text{C}$ に保持する表面処理(アニール)を施すことにより、二元系金属膜4中にSiを導入して、三元系金属膜5を形成する。



(a)



(b)

【特許請求の範囲】

【請求項1】 半導体基板上に二元系金属膜を形成する工程と、

周期表の第III族、第IV族及び第V族の元素のうちから選択されたいずれか1種の元素を含む水素化合物又は有機化合物の雰囲気中で前記二元系金属膜を表面処理して三元系金属膜とする工程とを有し、

前記二元系金属膜の膜密度を制御することにより前記三元系金属膜の組成を制御することと特徴とする半導体装置の製造方法。

【請求項2】 前記二元系金属膜は、膜密度が 6.2 g/cm^3 以下のTIN膜からなることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記二元系金属膜をCVD法により形成し、基板温度を調整することにより前記二元系金属膜の膜密度を制御することと特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項4】 前記二元系金属膜をPVD法により形成し、プラズマ密度を制御することにより前記二元系金属膜の膜密度を制御することと特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項5】 前記PVD法は、窒素雰囲気中で高融点金属をスパッタリングするものであることを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項6】 前記表面処理は、前記雰囲気中のガスをプラズマ動起して行なうものであることを特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項7】 前記表面処理は、前記雰囲気中で加熱して行なうものであることを特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項8】 前記表面処理は、前記雰囲気中で前記二元系金属膜に光を照射して行なうものであることを特徴とする請求項1又は2に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、三元系金属からなるバリア金属を有する半導体装置の製造方法に関する。

【0002】

【従来の技術】 半導体装置の製造工程において、互いに接触する2つの層を構成する元素が化学反応したり又は相互拡散すると、所望の特性（例えば電気抵抗等の特性）が変化し、半導体装置の性能が劣化してしまうことがある。このため、2つの層の間にバリア金属を設け、このバリア金属により両側の層からの元素の拡散を防止している。

【0003】 バリア金属は、一般的に、高融点金属又は高融点金属の窒化物若しくはシリサイドの単層又は積層構造からなる。高融点金属の窒化物としては例えばTiN、WN及びTaN等の三元系金属が使用され、高融

点金属のシリサイドとしてはTiSi₂及びNiSi₂等の二元系金属が使用される。図8、図9は従来の半導体装置のバリア金属及び配線の形成方法を工程順に示す断面図である。

【0004】 まず、図8(a)に示すように、シリコン基板31に所定の素子を構成する不純物拡散層32を形成した後、基板31上にシリコン酸化(SiO₂)膜33を形成する。そして、このシリコン酸化膜33にコンタクトホール33aを選択的に形成する。次に、N₂を含む雰囲気中でTiをスパッタリングすることにより、全面にTiN膜34を形成する。

【0005】 次に、シリコン基板31を酸素雰囲気中で約450℃の温度で約30分間保持するアニールを施し、TiN膜34中に酸素を充填して、図8(b)に示すように、バリア金属35を得る。通常、CVD法又はPVD法により形成したTiN膜34は柱状の結晶構造を有し、各結晶の間に比較的大きな隙間が存在する。このTiN膜34に対し上述の条件でアニールを実施すると、TiN膜34の結晶間に酸素が導入してTiN膜34の組織が密になり、TiN膜34がバリア性を有するバリア金属35となる。

【0006】 その後、CVD法等により、コンタクトホール33aを埋め込むようにして全面にタングステン(W)膜36を形成する。次に、図9(a)に示すように、タングステン膜36をエッチバックし、コンタクトホール33a内のみタングステン膜36を残存させて、他の領域のタングステン膜36を除去する。

【0007】 次に、図9(b)に示すように、全面にTi膜37を形成し、更にその上にアルミニウム合金膜38を形成する。そして、フォトリソグラフィ法により、アルミニウム合金膜38、Ti膜37及びバリア金属35をエッチングして所定の配線パターンを形成する。このようにして、下層配線が完成する。その後、全面に絶縁膜を形成した後、上記と同様にコンタクトホールの形成工程、TiN膜の形成工程、アニール工程、タングステン膜の形成工程、エッチバック、Ti膜の形成工程、アルミニウム合金膜の形成工程及びエッチング工程を経て、上層配線を形成する。また、必要に応じて、更に上層の配線を形成する。このようにして、半導体装置の多層配線が完成する。

【0008】

【発明が解決しようとする課題】 しかしながら、上述した二元系金属をコンタクトホールのバリア金属に用いる方法では、コンタクトホールの微細化が進むに伴って被覆性が低下するという問題点がある。このため、バリア金属として、成膜時にアルムファス状であるTiSiN及びWSiN等の三元系金属を使用することが検討されている。

【0009】 この種の三元系金属膜は、TiSi₂、TiSi₃、TiSi₆又はWSi₃等の二元系金属からなる

るターゲットを用いてN₂又はAr雰囲気中でスパッタを行うPVD法や、TiCl₄又はSi₂H₆雰囲気中に有機金属(Ti(N(C₂H₅)₂)₄:tetrakis(diethylamino)titanium)が供給するCVD法により形成することができる。しかし、いずれの方法においても、膜組成の制御が困難であり、従来の二元系金属膜からなるバリアメタル以上のバリア性が得られていないのが現状である。また、三元系金属膜の形成には、ターゲット材料として新規で高価な二元系金属を使用するので、二元系金属からなるバリアメタルを形成する従来方法に比べて製造コストが高いという問題点がある。

【0010】本発明の目的は、比較的に安価な材料で十分なバリア性を有する三元系金属膜を形成できる半導体装置の製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】上記した課題は、半導体基板上に二元系金属膜を形成する工程と、周期表の第II族、第IV族及び第V族の元素のうちから選択されたいずれか1種の元素を含む水素化合物又は有機化合物の雰囲気中で前記二元系金属膜を表面処理して三元系金属膜とする工程とを有し、前記二元系金属膜の膜密度を制御することにより前記三元系金属膜の組成を制御することを特徴とする半導体装置の製造方法により解決する。

【0012】以下、本発明の作用について説明する。本発明においては、まず、半導体基板上にTi、N等の二元系金属膜を形成する。二元系金属は、例えばTi等の高融点金属をターゲットとし、N₂を含む雰囲気中でスパッタリングすることにより、比較的に容易に形成することができる。また、TiCl₄ガスとNH₃・NH(C₂H₅)₃ガス又はNH₃ガスを用いたCVD法によっても、比較的に容易に形成することができる。

【0013】このようなPVD法やCVD法により形成したTi、N膜等の二元系金属膜は柱状の結晶構造を有することが知られている。この柱状結晶構造を有する二元系金属膜を、第III族～第V族から選択された元素を含む水素化合物又は有機化合物の雰囲気中で表面処理(アニール)する。これにより、二元系金属膜中にSi、B又はP等の元素が導入して、バリア性が高い三元系金属膜が形成できる。

【0014】この場合、二元系金属の結晶間の隙間を増やせば、その分だけSi、B又はPが膜内に入りやすくなる。従って、二元系金属膜の形成時には、その膜密度が小さくなるように(例えば、5.2g/cm³以下となるように)成膜条件を制御することが必要である。二元系金属膜の膜密度は、例えばPVD法によりTi、N膜を成膜する際に、プラズマ密度を変えることによって制御することができる。すなわち、チャンパ内に供給するガスの組成や、印加電圧及び境界の強さを変化させることによりプラズマ密度を調整し、二元系金属膜の膜密度を一定の値以下に制御する。また、CVD法で形成する

場合は、例えば成膜時の基板温度を調整することにより、膜密度を一定の値以下に制御することができる。

【0015】その後、第III族～第V族の元素、例えばSi、B又はP等を含む水素化合物又は有機化合物の雰囲気中で前記二元系金属膜を表面処理する。これにより、二元系金属膜の柱状結晶の隙間にSi、B又はP等が導入し、三元系金属膜が形成される。このように、本発明においては、基板上に二元系金属膜を形成した後、所定の元素を含む水素化合物又は有機化合物の雰囲気中で前記二元系金属膜を表面処理して三元系金属膜を形成するので、新規で高価な二元系金属を材料に使用する必要がなくなり、製造コストを低減することができる。また、膜密度を一定の値以下となるように制御して三元系金属膜を形成するので、膜中にSi等の元素が比較的多量に入り、優れたバリア性を有する三元系金属膜が形成される。

【0016】

【発明の実施の形態】以下、本発明の実施の形態について、添付の図面を参照して説明する。

(第1の実施の形態)図1は本発明方法の実施に使用する装置を示す模式図である。この装置は、半導体基板(ウエハ)12上に二元系金属膜を形成するためのスパッタチャンパ10と、半導体基板12上の二元系金属膜をアニール(表面処理)するためのアニールチャンパ20とを有している。スパッタチャンパ10とアニールチャンパ20との間には開閉可能であり、且つ閉じた状態では両者の間を気密的に分離するシャッター18が設けられている。また、スパッタチャンパ10の入口部及びアニールチャンパ20の出口部にも、開閉可能であり、且つ閉じた状態ではチャンパ10、20の気密性を保持するシャッター11、21が設けられている。

【0017】スパッタチャンパ10はN₂(窒素ガス)及びAr(アルゴンガス)を供給するガス供給部(図示せず)と、チャンパ10内を排気する排気ポンプ(図示せず)とに接続されている。チャンパ10内にはシリコン基板12が設置される基板載置台13が配置されており、この基板載置台13の上方にターゲット15を配置するようになっている。また、チャンパ10内には、ターゲット15と基板12との間に磁界を印加するための磁石14が設けられている。

【0018】一方、アニールチャンパ20は、ガス供給部(図示せず)と排気ポンプ(図示せず)とに接続されており、ガス供給部から第III族～第V族の元素(例えば、Si、B又はP等)を含む水素化合物又は有機化合物を含有するガスが供給されるようになっている。また、アニールチャンパ20内にはヒータ23が設けられていて、このヒータ23によりチャンパ20内に設置された基板12を所望の温度に加熱するようになっている。

【0019】図2、3は本発明の第1の実施の形態の半導体装置の製造方法を工程順に示す断面図である。ま

ず、図2(a)に示すように、公知の方法により、所定の不純物拡散層2が形成されたシリコン基板1上にシリコン酸化膜3を形成し、このシリコン酸化膜3にコンタクトホール3aを選択的に形成する。

【0020】次に、シリコン基板1を図1に示す装置のスパッタチャンバ10内に設置する。チャンバ10内には1ターゲットを配置しておく。そして、スパッタチャンバ10内を超高真空にした後、ガス供給部からターゲット10内にN₂ガス及びArガスを供給し、1ターゲット15を銅棒、ウェハ載置台13を回転して電圧を印加してスパッタリングする。これにより、基板12上の全面に1N1からなる二元系金属膜4を形成される。このとき、二元系金属膜の膜密度が 5.2 g/cm^3 以下となるように、N₂とArとの混合比、磁力及びパワー等を調整する。

102021 二元系金属膜4の材料及びとしては、上記のT1の他に、W、Ta、Hf、V、Ni及びCrなどの高融点金属を使用することができる。この場合も、二元系金属膜の融点密度がバルクのこの値よりも十分小さくなるようにする。次に、基板1をバツタチャンバ10からアーナルチャンバ20に移動させて、基板1をアーナルチャンバ20内に設置する。そして、アーナルチャンバ20内に第1族～第4族のいずれか1種の元素の水素化合物又は有機化合物を含むガス、例えば H_2 と Si_2H_6 との混合ガスを導入し、ヒータ23により100～600℃の温度に加熱して、1～20分間保持する。

【0022】第IV族のSiを含有する水素化物としては、例えば、 SiH_4 （シラン）、 Si_2H_6 （ジシラン）、 Si_3H_8 （トリシラン）等がある。Siを含有する有機化合物としては、 SiH_3 （CH₃）（メチルシラン）、 Si （CH₃）₄（テトラシラン）、 $\text{SiO}(\text{H})(\text{CH}_3)$ ₄（トリメチルシラノール）、 $\text{Si}(\text{SC}(\text{H}_3)(\text{CH}_3))_3$ （トリメチル（トリフルオロメタン）スルホニルオキシシラン）、 $\text{Si}(\text{CN})$ （CH₃）₃（シアノトリメチルシラン）、 $\text{Si}(\text{C}_6\text{H}_5)_3$ （C₆H₅COOC₂H₅）₃（エトキシルカルボニルメチル）（トリメチルシラン）、 $\text{Si}(\text{CH}_3)_3$ （C₆H₅）₃（アリルトリメチルシラン）、 SiH_2 （CH₃）₂（ジメチルシラン）、 $\text{Si}(\text{CH}_3)_4$ （テトラエチルシラン）、 $\text{SiH}(\text{C}_2\text{H}_5)$ ₃（トリエチルシラン）及び $\text{Si}(\text{C}_6\text{H}_5)_4$ （テトラフェニルシラン）等がある。

【0023】また、第Ⅲ族のBを含有する水素化合物としては、例えば、B₂H₆（ジボラン）、B₄H₁₀（テトラボラン）、B₅H₉（ペンタボラン）、B₆H₆（オキサボラン）及びB₁₀H₁₄（デカボラン）等がある。更に、第Ⅴ族のPを含有する水素化合物としては、例えば、P₂H₄（ジホスフィン）及びPH₃（ホスフィン）等がある。Pを含有する有機化合物としては、P（CN）₃（トリシアノリン）、P（SCN）₃（トリ

ス（チオシアナト）ホスフィン）等がある。

【0204】これらの第Ⅲ族～第Ⅴ族の元素を含む水素化合物は有機化合物の雰囲気中でのアニール処理により、Tiからなる二系系金属膜4の柱状結晶の間に、Si、B又はH等が侵入して、図2(b)に示すように、二系系金属膜4が十分なバリア性を備えた三系系金属膜5となる。その後、CVD法等により、コンタクトホール3を埋め込むようにして全面にタングステン膜6を形成する。そして、このタングステン膜6をエッチバックして、図3(a)に示すように、コンタクトホール3内へのタングステン膜6を残存させ、他の領域のタングステン膜6を除去する。

【0025】次いで、図3(b)に示すように、全面にT1膜を形成し、このT1膜上にアルミニウム合金膜8を形成した後、フォトリソグラフィ法により、アルミニウム合金膜8、T1膜7及び三元系金属膜5をエッチングして所定の配線パターンを形成する。その後、上記と同様にして、基板1上に全面に絶縁膜を形成し、コンタクトホール形成工程、二元系金属膜形成工程、アンニールによる三元系金属膜腐蝕工程、タンダム型膜形成工程、エッチバック、T1膜形成工程、アルミニウム合金膜形成工程及びエッチング工程を経て、上層配線を形成する。また、必要に応じて、更に上層の配線を形成する。このようにして、半導体装置の多層配線が完成する。

【0026】本実施の形態においては、上述の如く膜密度が、 8.2 g/cm^3 以下の TiN からなる三元系金属膜が 4 層形成した、第 11 族～第 10 族の元素を含有する水系化合物又は有機化合物のガス雰囲気中で三元系金属膜 4 を表面処理（アール）することで、 TiN の柱状結晶の線間に例えばシリコン、ポリシリコン、アモルファスシリコン、シリコン金属化合物、ボロン、アモルファス化合物、リン又はリン化合物が析出し、十分なバリア性を備えた三元系金属膜が形成される。これにより、半導体装置の信頼性が向上するという効果が得られる。また、 Ti をターゲットとして使用し、 N_2 を含む雰囲気中でスパッタリングすることにより三元系金属膜を形成することで、材料コストが比較的低価であり、半導体装置の製造コストが低減されるという利点もある。

【0027】なお、上述の実施の形態においては、Si 等を含有する水素化合物の雰囲気中でアニールする場合について説明したが、前記雰囲気中ではプラズマ励起を行なったり、又は光を照射することにより、アニールを行なってもよい。以下、本実施の形態の半導体装置の製造方法により実際に三元系金属膜を形成し、Si の充填の程度を調べた結果について説明する。

【0028】まず、シリコン基板上にシリコン酸化膜を形成し、スパッタ法によりシリコン酸化膜上にTiN膜を400nmの厚さに形成した。その後、シリコン基板をチャンバ内に配置し、Si₂H₆を405ccm、H₂

2 を 1000ccm の流量でアニールチャンバ内に供給し、圧力が 10Torr の雰囲気中で基板を 500℃ の温度に 10 分間保持するアニール処理を実施して三元系金属膜を形成した。

【0029】その後、この三元系金属膜中の Si 量を調べるために、SIMS (Secondary Ion Mass Spectrometry) で深さ方向における Si の分布を調べた。図 4

(a) は、横軸に TiN 膜の表面からの深さ (nm) をとり、縦軸に測定強度をとって、TiN からなる二元系金属膜 4 を成膜した直後における SIMS の分析結果を示す図である。また、図 4 (b) は、二元系金属膜 4 に対しアニール処理を施して三元系金属膜 5 とした後の SIMS の分析結果を示す図である。この図 4 (a)、(b) から、アニール処理により TiN 膜中に多量の Si が充填されていることがわかる。なお、SIMS では、Ti に比べて Si の検出感度が高いため、例えば図 4 (b) では表面近傍で Ti よりも Si を多く検出している。

【0030】また、アニール後の半導体装置に電極を設けて電圧を印加し、リーク電流を測定したところ、同じ膜厚の二元系金属膜 (TiN 膜) に比べてリーク電流は約 1/10 に減少した。なお、上述の実施形態においては、バリアメタルが TiSiN からなる三元系金属の

単層の場合について説明したが、例えば図 5 に示すように、バリアメタルを、Ti 膜 5a と TiSiN 膜 5b との 2 層構造としてもよく、バリアメタルを TiSiN 膜を含む 3 層以上の多層構造としてもよい。

【0031】更に、上述の実施形態においては、SiH₄ 又は Si₂H₄ 等を含む雰囲気中で加熱することによりアニールする場合について説明したが、SiH₄ 又は Si₂H₄ 等を含むガスをプラズマ励起することによりアニールしてもよく、更に、SiH₄ 又は Si₂H₄ 等を含む雰囲気中で光を照射することによりアニールしてもよい。

【0032】以下、PVD 法により三元系金属膜を形成するときの条件と膜密度との関係調べた結果について説明する。シリコン基板上に SiO₂ 膜を形成し、この SiO₂ 膜上に下記表 1 に示す条件で TiN 膜を 400 nm の厚さに形成した。そして、各試料の TiN 膜の膜密度を調べた。その結果を下記表 1 に併せて示す。なお、膜密度は、重量と体積とから算出した。

【0033】また、各試料を大気に曝した後、SIMS で深さ方向における酸素の分布を調べた。その結果を図 6 (a) ~ (d) に示す。

【0034】

【表 1】

	磁石	パワー (kW)	ガス (sccm)		TiN 膜 の膜密度 (g/cm ³)
			Ar	N ₂	
試料 1	A	8.0	50	50	5.3
試料 2	A	6.0	50	50	5.2
試料 3	A	4.0	20	80	5.0
試料 4	B	7.1	50	50	4.5

【0035】この表 1 に示すように、プラズマ密度、すなわちパワー、ガス組成及び磁石の種類等のスパッタリング時の条件を制御することにより、二元系金属膜の膜密度を制御することができる。また、図 6 から、TiN 膜の膜密度が 5.3 g/cm³ と大きい場合は、膜中に進入する酸素量が少なく、膜中に隙間が少ないことがわかる。従って、アニールを行っても膜中に進入する Si、B 又は P 等の量が少なく、十分なバリア性を有する三元系金属膜を形成することができる。一方、TiN 膜の膜密度を 5.2 g/cm³ 以下とすることにより、結晶間の隙間が増加し、TiN 膜の深部まで Si 等が進入するようになり、厚さ方向で組成が均一であり十分なバリア性を有する三元系金属膜が形成できる。

【0036】(第 2 の実施形態) 図 7 は本発明の第 2 の実施形態の半導体装置の製造方法を示す図である。

本実施の形態は、CVD 法によりバリアメタルを形成する場合に適用した例を示す。CVD チャンバ 25 内にはシリコン基板 12 を載置する基板載置台 26 が配置され、この基板載置台 26 に内蔵されたヒータ 28 により基板 12 を所望の温度に制御するようになっている。基板載置台 26 の上にはシャワー (ガスディフューザ) 27 が配置されており、このシャワー 27 を介して基板 12 の周囲に TiCl₄ ガスと、NH₂NH(CH₃) (メチルヒドラジン) 又は NH₃ とが供給される。

【0037】チャンバ 25 内に TiCl₄ ガスと NH₂NH(CH₃) ガスとを供給して TiN 膜を形成する場合、ヒータ 28 に通電して成膜温度を 500℃ 以下にすることにより、膜密度を 5.2 g/cm³ 以下とすることができる。また、チャンバ 25 内に TiCl₄ と NH₃ とを供給して TiN 膜を形成する場合は、成膜温度を

700℃以下にすることにより、膜密度を5.2g/cm³以下にすることができる。

【0038】このようにしてTiNからなる二元系金属膜を形成した後、第1の実施の形態と同様にSi、B又はP等を含む水酸化物又は有機化合物の雰囲気中で表面処理を施し、三元系金属膜を形成する。本実施の形態においても、第1の実施の形態と同様の効果が得られる。

【0039】

【発明の効果】以上説明したように、本発明によれば、半導体基板上に二元系金属膜を形成した後、第III族〜第V族の元素のうちから選択された1種の元素を含む水素化合物又は有機化合物の雰囲気中で表面処理するので、新規で高価な二元系金属を材料とすることなく、三元系金属膜を形成することができる。また、前記二元系金属膜の膜密度を所定の値以下に制御することで、前記二元系金属膜の膜中に前記元素が十分に混入し、バリア性が高い三元系金属膜が形成される。これにより、高密度化された半導体装置の製造コストを低減できるとともに、歩留まり及び信頼性が向上し、特性の安定化に多大な貢献をなすという効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施に使用する装置を示す模式図である。

【図2】本発明の第1の実施の形態の半導体装置の製造方法を工程順に示す断面図（その1）である。

【図3】本発明の第1の実施の形態の半導体装置の製造方法を工程順に示す断面図（その2）である。

【図4】（a）はTiNからなる二元系金属膜を成膜し

た直後におけるSIMSの分析結果を示す図、（b）はアニール処理を施して三元系金属膜とした後のSIMSの分析結果を示す図である。

【図5】バリアメタルを2層構造とした例を示す断面図である。

【図6】（a）〜（d）は膜密度が異なるTiN膜の酸素分布をSIMSで調べた結果を示す図である。

【図7】本発明の第2の実施の形態の半導体装置の製造方法を示す図である。

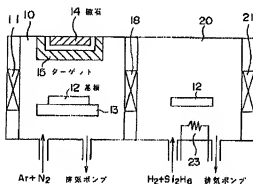
10 【図8】従来の半導体装置のバリアメタル及び配線の形成方法を工程順に示す断面図（その1）である。

【図9】従来の半導体装置のバリアメタル及び配線の形成方法を工程順に示す断面図（その2）である。

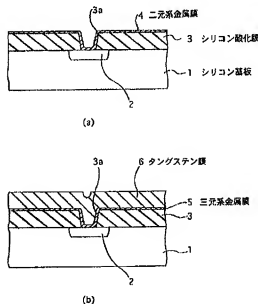
【符号の説明】

- 1、12、31 シリコン基板
- 2、32 不純物拡散層
- 3、33 シリコン酸化膜
- 4 二元系金属膜
- 5 三元系金属膜
- 6、36 タングステン膜
- 7、37 Ti膜
- 8、38 アルミニウム合金膜
- 10 スパッタチャンバ
- 13、26 基板載置台
- 14 磁石
- 15 ターゲット
- 23、28 ヒータ
- 25 CVDチャンバ

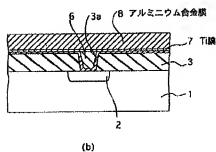
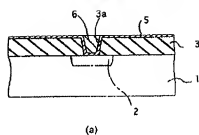
【図1】



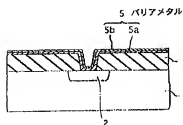
【図2】



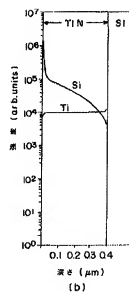
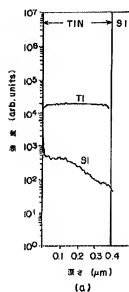
【図3】



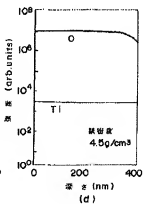
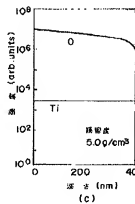
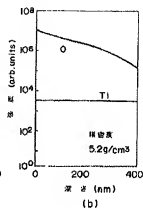
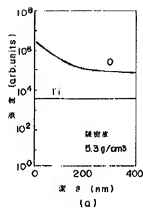
【図5】



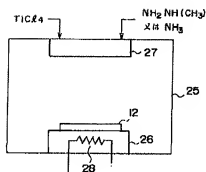
【図4】



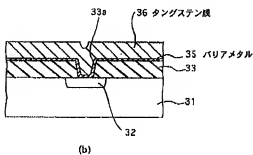
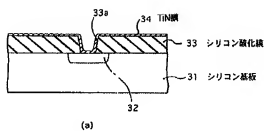
【図6】



【図7】



【図8】



【図9】

